



打造全球最高带宽网络 Xilinx 重磅发布全新 Versal™ Premium ACAP 平台

2019年3月11日

发言人



Maria Tang

- > 赛灵思大中华区销售副总裁
- > 负责赛灵思大中华区（包括中国大陆、香港及台湾地区）战略制定与推动区域业务发展，领导销售、市场、技术及分销合作伙伴在内的广大团队，为大中华区这一赛灵思全球业务发展最快的地区做出卓越贡献。

Sumit Shah

- > 赛灵思产品线营销与管理高级总监
- > 负责赛灵思 FPGA、SoC、ACAP 和评估板的产品营销与管理，以及全球客户与销售培训、销售支持和内容及市场营销。



Mike Thompson

- > 赛灵思高端 ACAP 与 FPGA 高级产品线经理
- > 负责管理赛灵思高端 ACAP 与 FPGA 器件，并借助其在现场和工程领域的广泛经验，推动赛灵思产品取得更大的成功。Mike 在通信、存储、广播、测试和测量市场以及新兴客户开发领域，拥有丰富的专业资历。

Welcome and Greeting 欢迎和介绍

Maria Tang (唐晓蕾)

赛灵思大中华区销售副总裁





XILINX[®] VERSAL[™]

AI
Edge
Series

AI Core
Series

AI RF
Series

Prime
Series

Premium
Series

HBM
Series



Introducing the Newest

ACAP

Video Time

Versal™ Premium 系列介绍

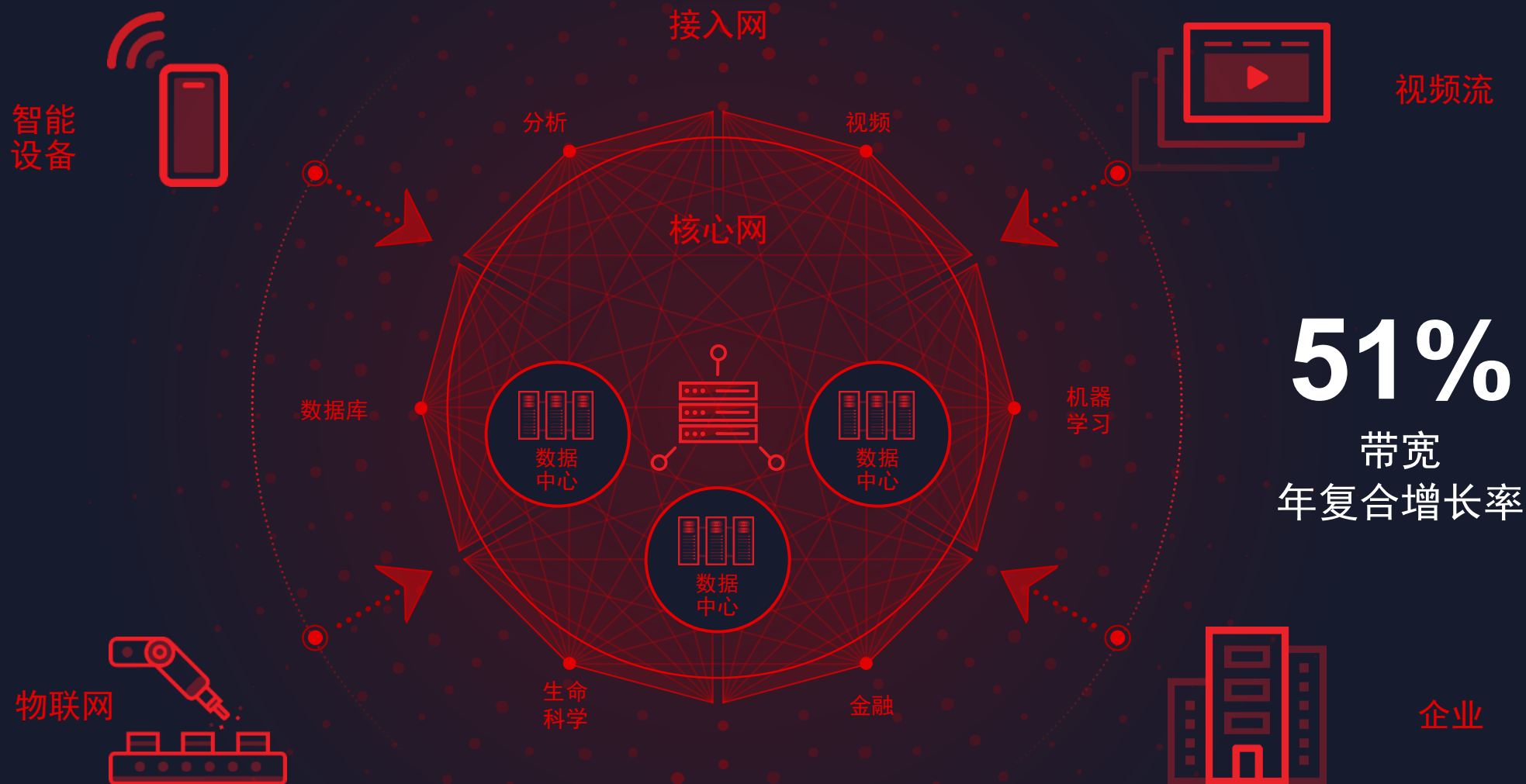
Sumit Shah



来自多元化应用与工作负载的数据爆炸性增长 核心网面临巨大压力



来自多元化应用与工作负载的数据爆炸性增长 核心网面临巨大压力



1: Equinix, 2019 年全球互联指数

来自多元化应用与工作负载的数据爆炸性增长 核心网面临巨大压力

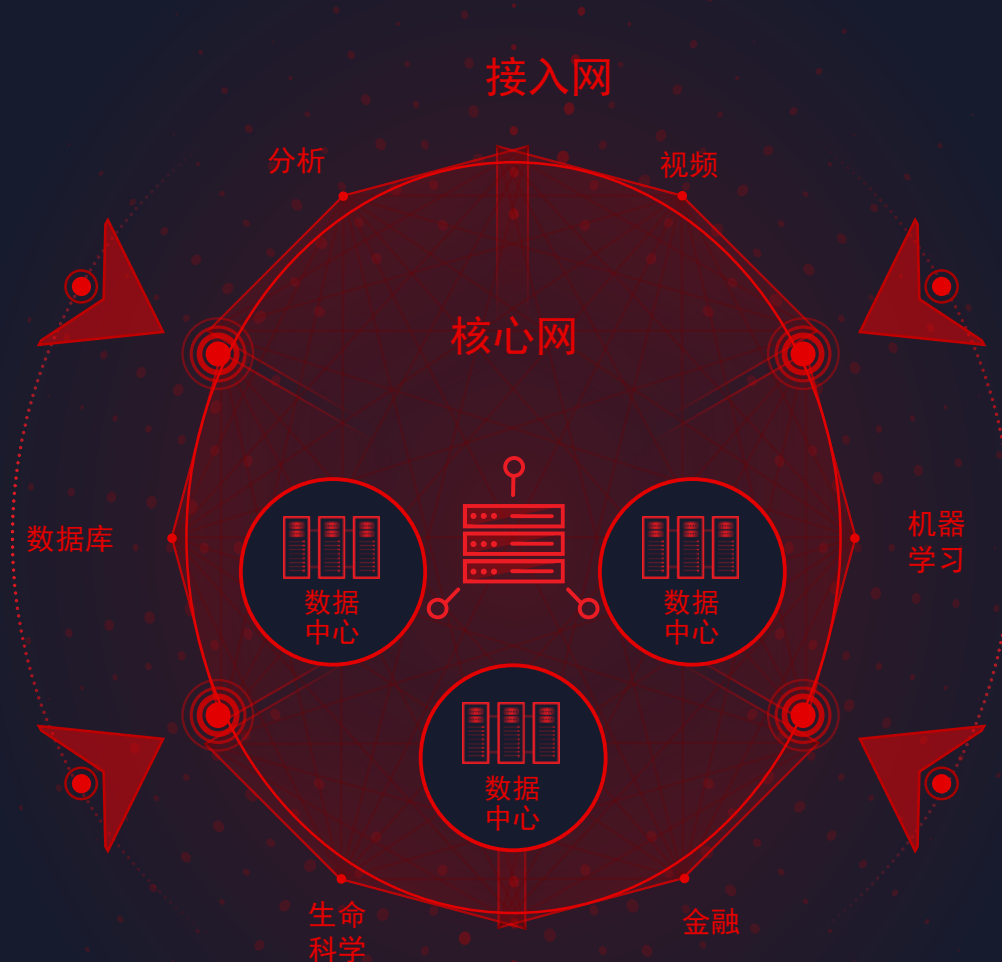
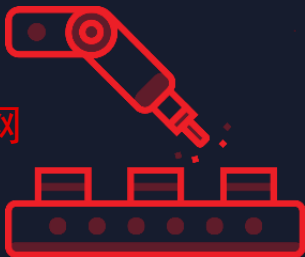


智能设备

100 倍

区域流量
容量¹

物联网



视频流

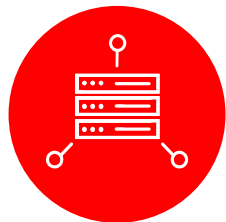
51%

带宽
年复合增长率



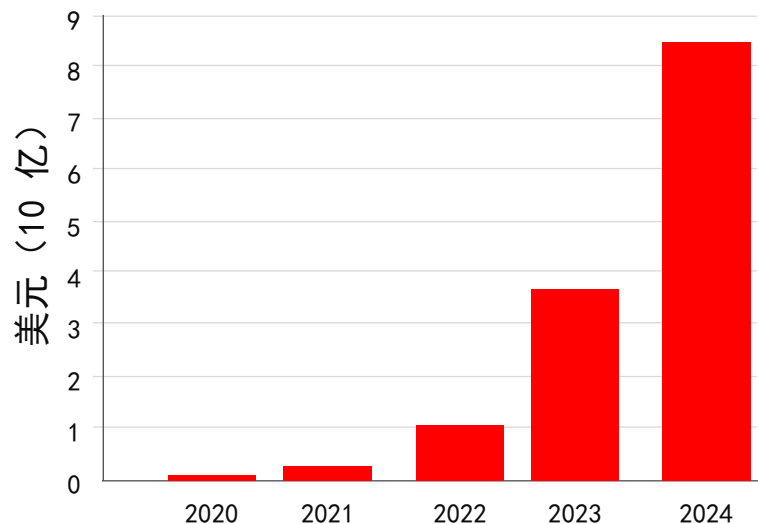
企业

数据爆炸驱动网络转型



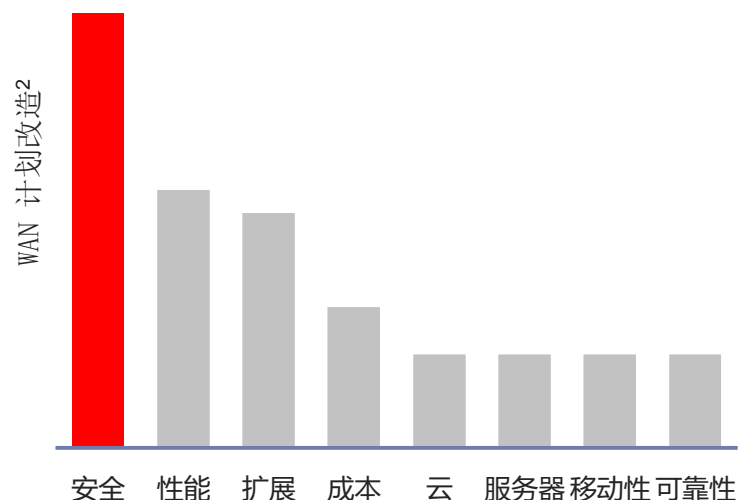
核心网¹扩展

5G 核心网复合增长率预计为 313%



安全与分析²

最高优先级

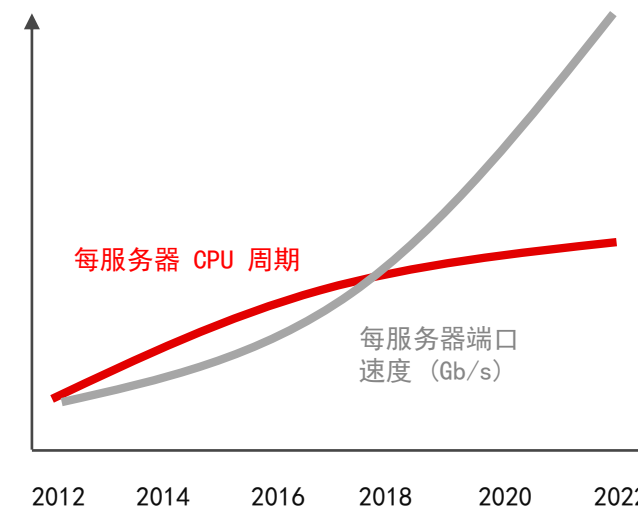


2: ISH Markit, 网络运营商主要改建计划



计算与带宽³

端口速度超过摩尔定律



3: 赛灵思估算

1: ABI Research, “5G 新一代核心与基于服务的架构”

重磅发布 Versal Premium ACAP 系列



XILINX
VERSAL™
| PREMIUM

3 倍

带宽

实现速度最快、最安全的网络

2 倍

计算密度

实现灵活应变的加速

高度集成

硬件/软件平台

提升生产力

14nm/16nm FPGA 的带宽与计算密度比较

Versal™ Premium 系列介绍

Mike Thompson

赛灵思高端 ACAP 和 FPGA 产品线高级经理





Versal™ Premium —— 最新 ACAP 系列



XILINX[®] VERSAL[™]

AI 边缘
系列

AI 核心
系列

AI RF
系列

Prime
系列

Premium
系列

HBM
系列

自适应计算加速平台 一个全新的器件系列



灵活应变

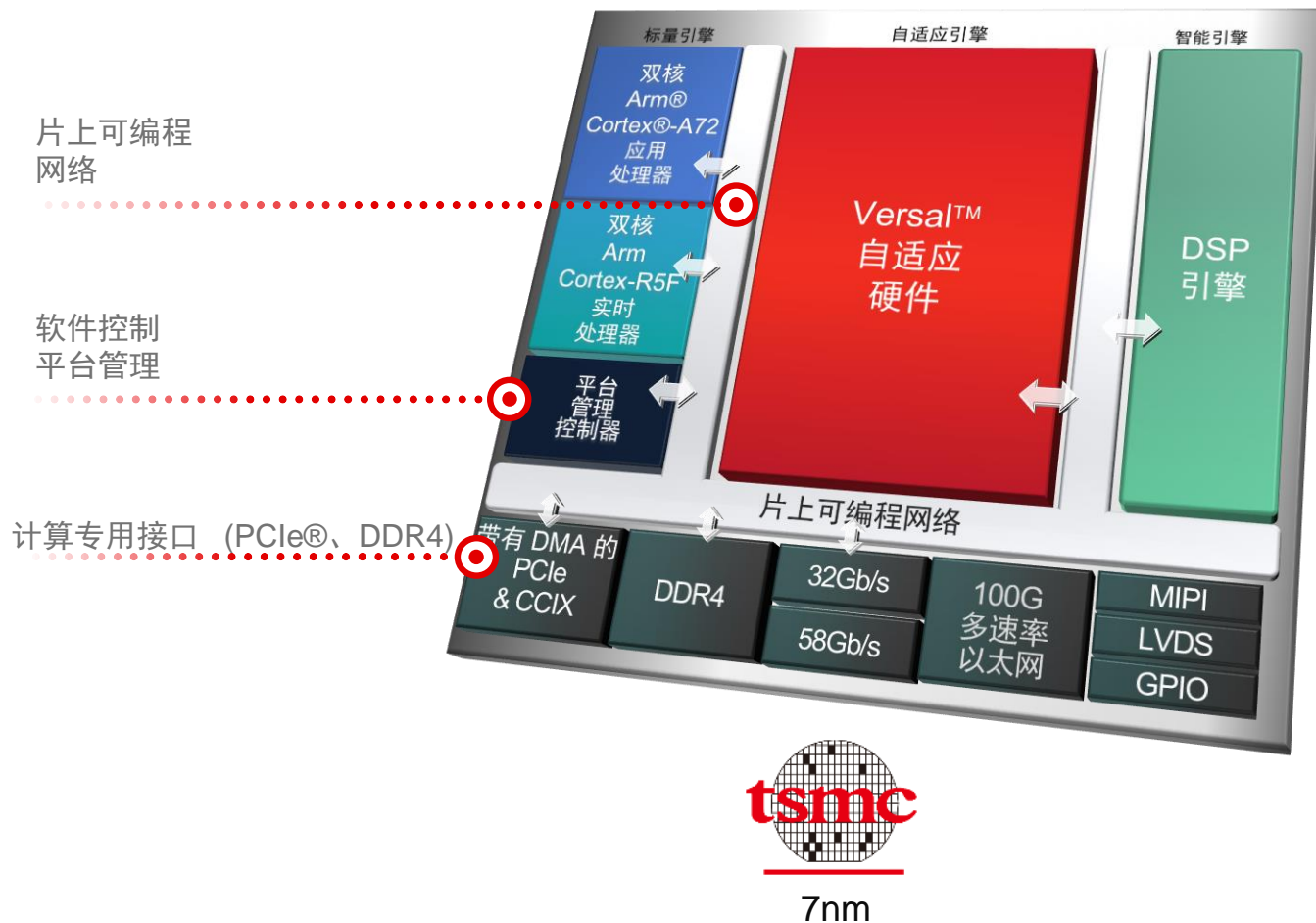
- ▶ 灵活应变，适应多元化工作负载
- ▶ 兼容未来算法

计算加速

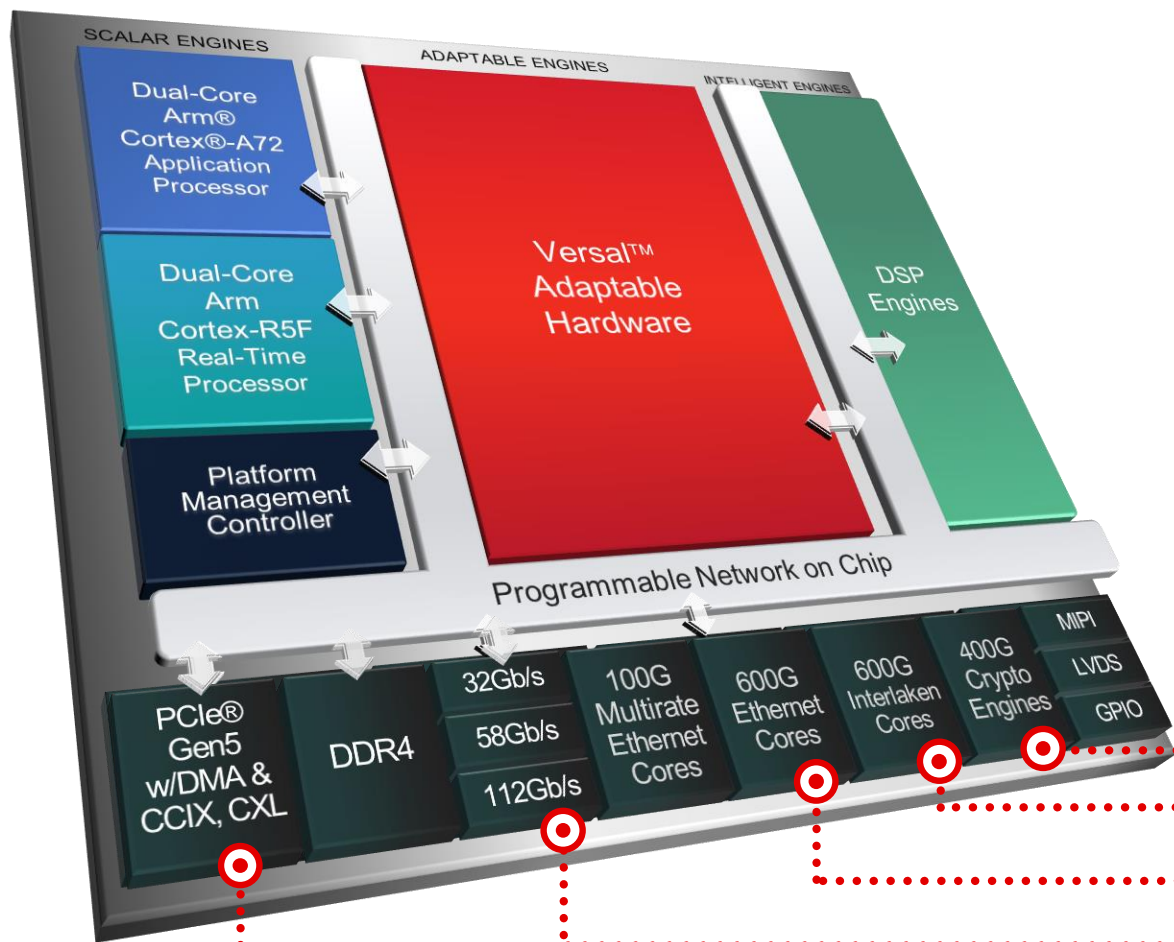
- ▶ 标量引擎
- ▶ 自适应引擎
- ▶ 智能引擎

平台

- ▶ 软件可编程芯片基础设施
- ▶ 预制连接
- ▶ 平台开机即用



在灵活应变的平台上突破性集成功耗优化的网络硬核



XILINX
VERSAL™
PREMIUM

- 400G 高速加密引擎
- 600G Interlaken 硬核
- 600G 以太网硬核
- 112G PAM4 收发器
- 带有 DMA 的 PCIe® Gen5 & CCIX

网络 IP 集成提供了等效 22 个 FPGA 的逻辑密度

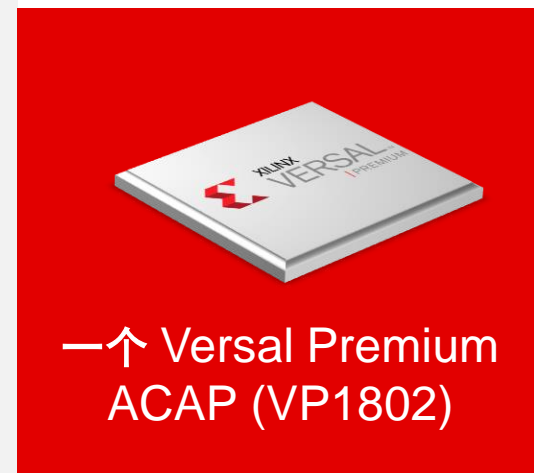
开发者能够专注于差异化
(相对于分散精力在设计基础架构与连接上)

超越摩尔定律局限，实现新一代带宽
与处理

显著降低资本支出 (CAPEX) 与运营成本
(OPEX)



**Versal™ Premium 集成
硬核¹等效 22 个 FPGA**

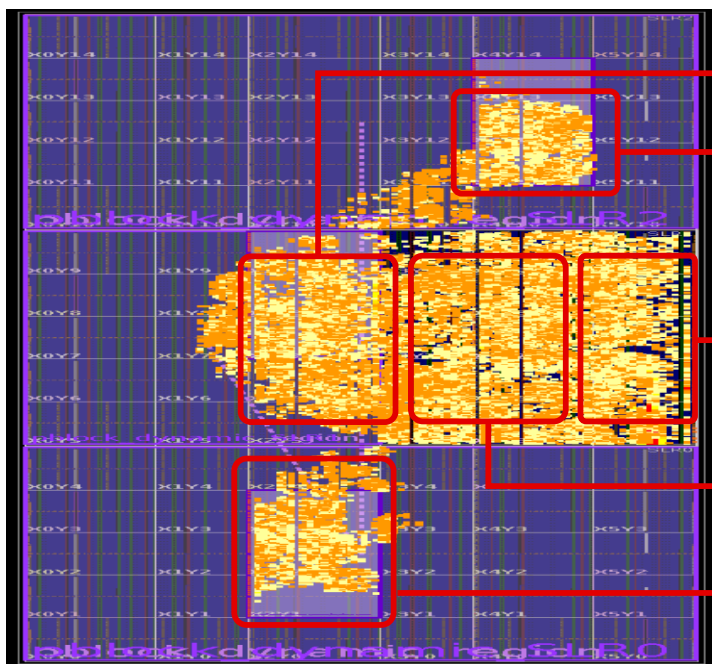


1: 以太网、Interlaken 和加密核心的等效逻辑密度

集成外壳释放更多逻辑用于定制

Virtex® UltraScale+™ VU9P

20 万个 LUT 用于基础设施



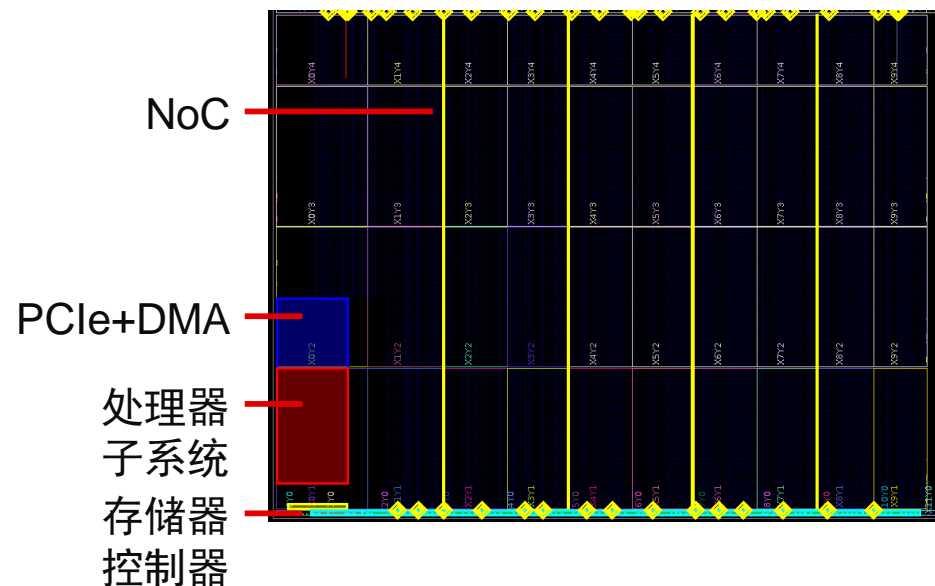
存储器
控制器
存储器
控制器
存储器
控制器

PCIe®+DMA

存储器
控制器
存储器
控制器

Versal™ 器件

0 LUT 用于基础设施



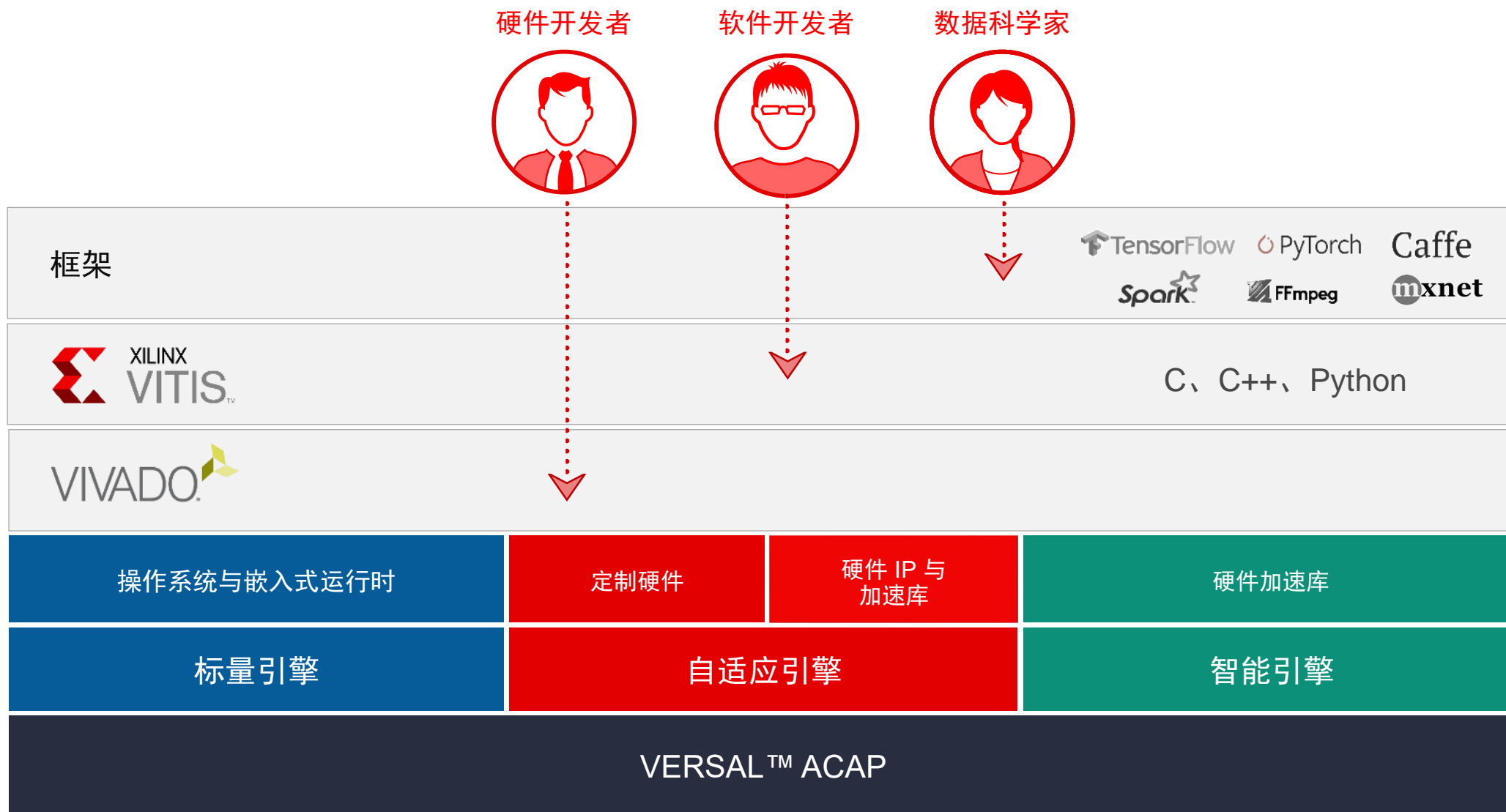
NoC

PCIe+DMA

处理器
子系统
存储器
控制器

异构集成降低 TCO，并实现更高差异化水平

面向各种开发者的软/硬件集成平台






打造最快速、最安全的网络

下一代基础设施需要功耗优化的吞吐量与计算



需要更大的带宽密度



受限于现有外形尺寸、功耗和材料



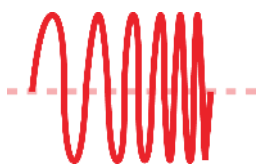
占地面积有限

提供功耗优化的带宽密度

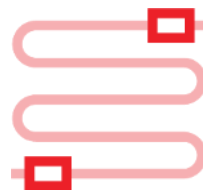
提高每线卡
带宽密度



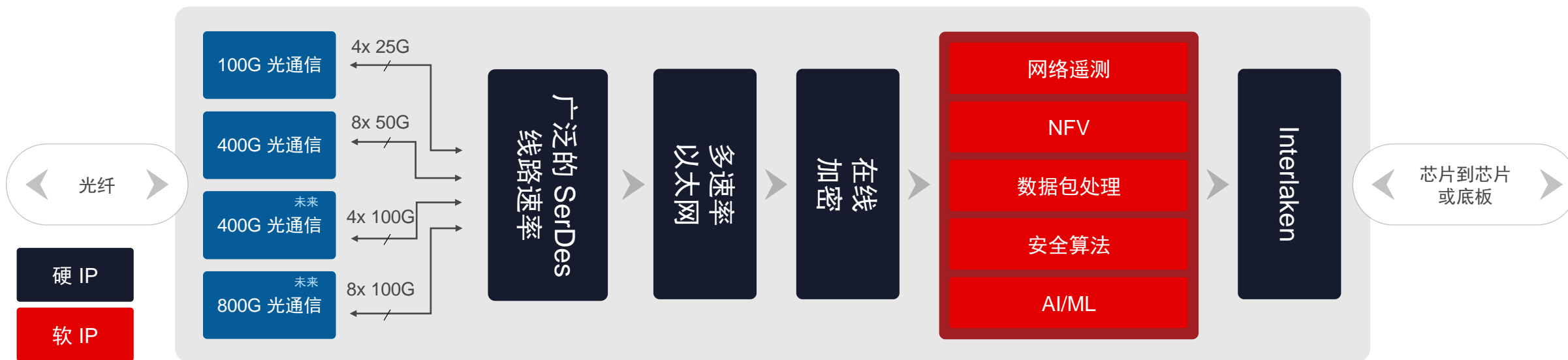
可扩展的
收发器



专用的
连接



灵活应变的
硬件



9Tb/s 可扩展、自适应串行带宽

业界 16nm/7nm 芯片验证

32Gb/s
NRZ



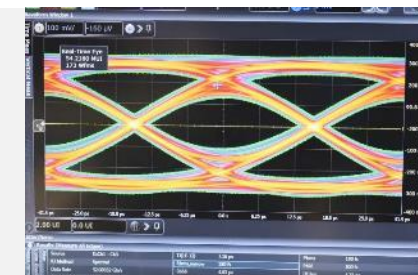
58Gb/s
PAM4



112Gb/s
PAM4

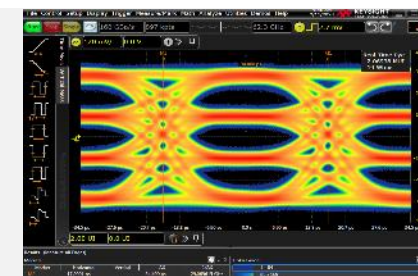
主流功耗优化 100G 接口

能向后兼容的低成本 10/25/40/50/100G 以太网



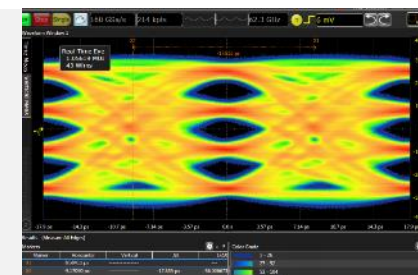
当前 400G 的发展与部署

为最高系统带宽提供最先进的光通信



运行在现有基础设施上的未来 800G 网络

行业正在向单通道 100G 光通信和 800G 基础设施发展



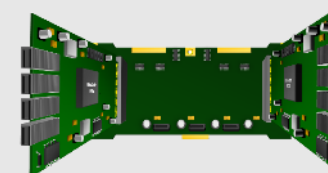
铜缆



光学器件



底板



面向安全网络的专用连接 IP

5Tb/s 可扩展以太网吞吐量

- ▶ 适用于下一代核心网 400G 和 800G 基础设施
- ▶ 多速率：400/200/100/50/40/25/10G（带有 FEC）
- ▶ 多标准：FlexE、Flex-O、eCPRI、FCoE、OTN

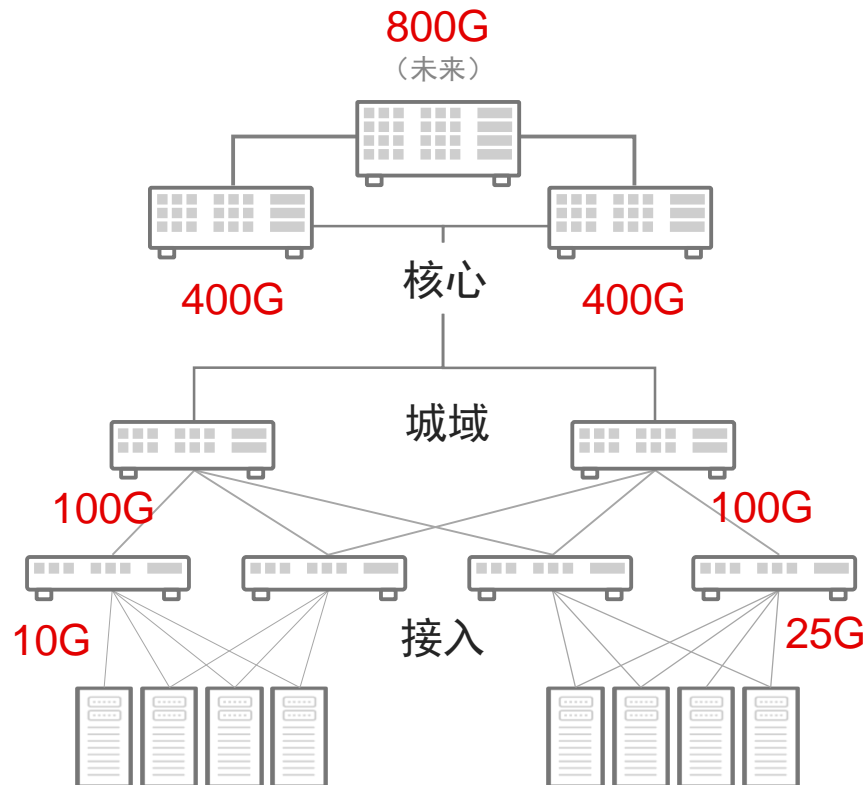
1.8Tb/s 现用 Interlaken 连接

- ▶ 从 10Gb/s 到 600Gb/s 的可扩展芯片间互联
- ▶ 适用于功耗优化纠错的集成 RS-FEC

1.6Tb/s 加密线路速率吞吐量

- ▶ 硬化 400G 加密引擎
- ▶ AES-GCM-256/128、MACsec、IPsec

单个平台 从接入网→到核心网



预构建连接能够实现最快投入市场并提供 ASIC 级功耗/性能

支持硬件差异化、标准演进以及 AI/ML 的可编程逻辑

针对差异化与未来兼容

- ▶ 全球逻辑密度最大的 7nm 平台
- ▶ 差异化，如带内网络遥测、vRAN
- ▶ 适应各种标准与协议

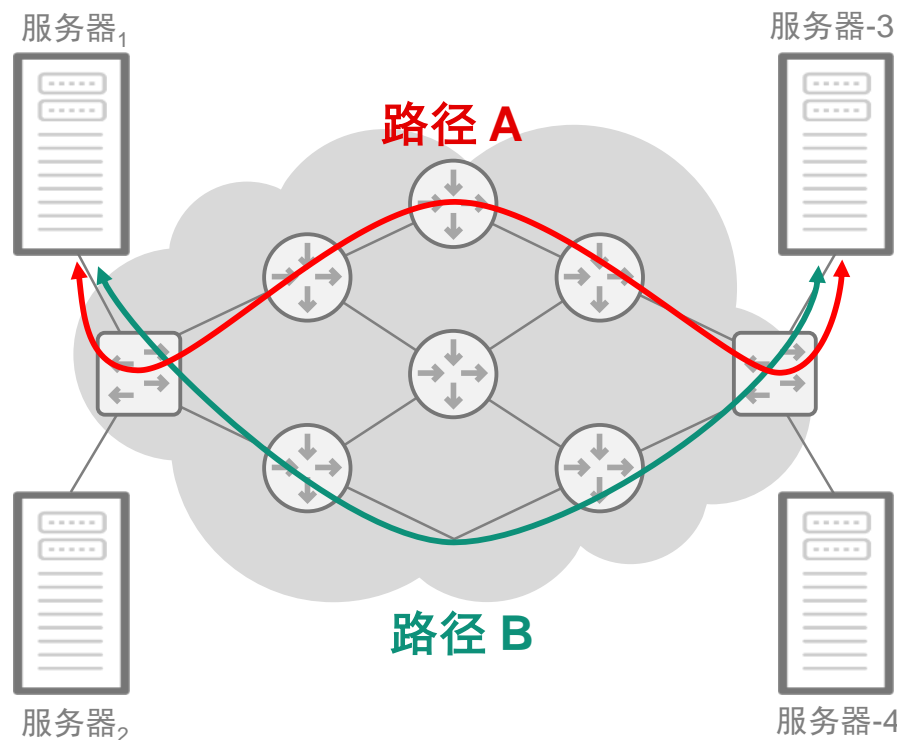
网络异常检测 AI

- ▶ 入侵检测、恶意软件识别
- ▶ 应对突发威胁的自适应 AI 算法
- ▶ 赛灵思随机森林算法 (Random Forest) IP 现已供货

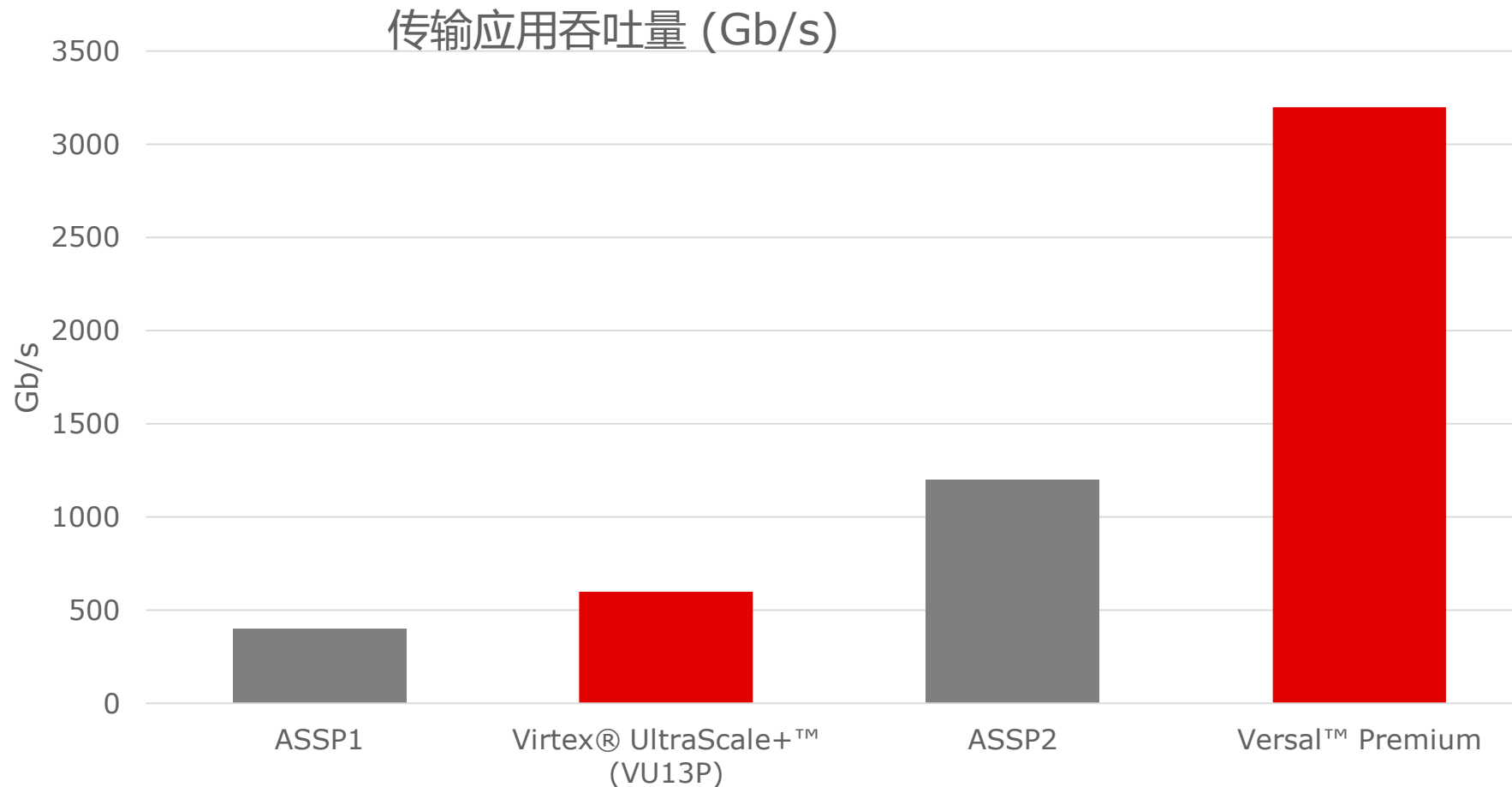
配置与网络性能 AI

- ▶ 自动检测与性能瓶颈纠正
- ▶ 自动配置，最大限度延长正常运行时间 (MLP)

网络智能与自动化
(分析数千参数，最大限度延长正常运行时间)



业界领先的多太比特 (Multi-Terabit) 吞吐量 (对比 ASSP)



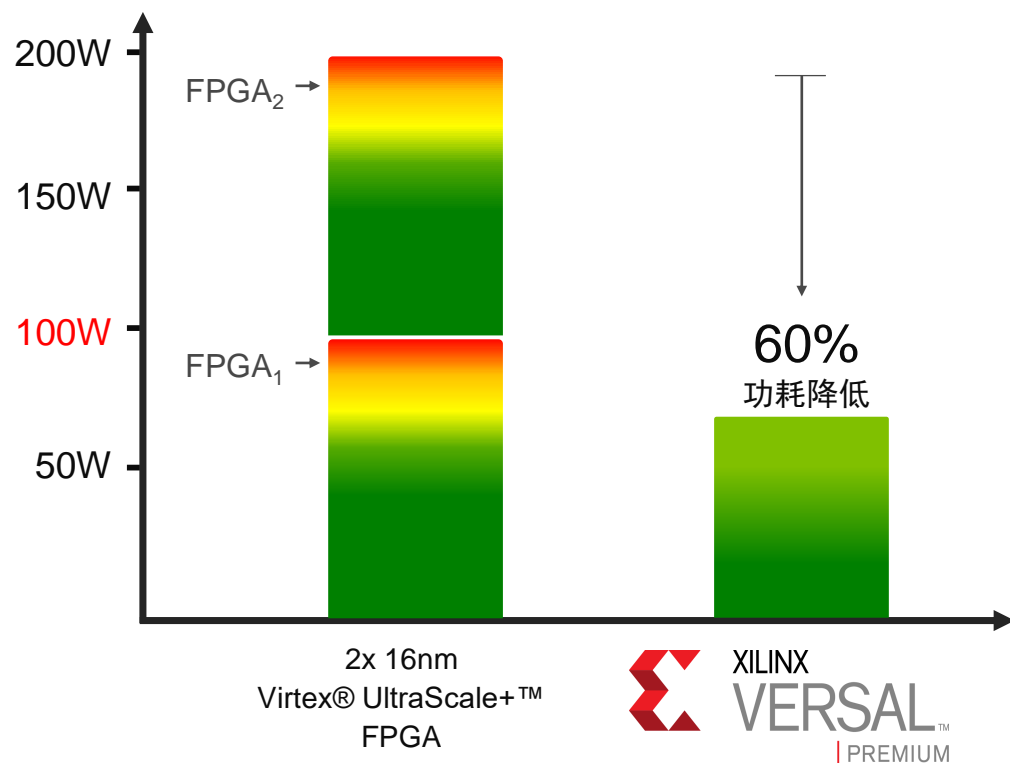
ASSP₁: <https://www.microsemi.com/product-directory/multi-service-otn-processors/4227-pm5990-digi-g4>.

ASSP₂: <https://www.microsemi.com/product-directory/multi-service-otn-processors/5056-pm6010-digi-g5-otn-processor>

低于 100 瓦功耗提供单芯片 800G DCI (数据中心互联) 吞吐量

功耗降低一半以上
占地面积降低一半

2 倍带宽密度



前代 FPGA



Versal Premium

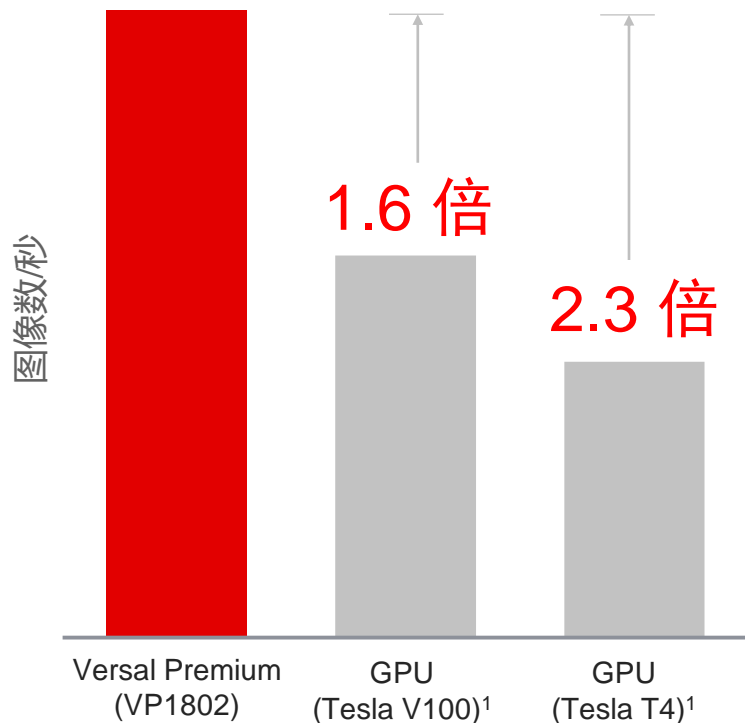


带宽相同
机柜空间仅占一半

异构引擎 + 存储器带宽:为多元化的工作负载提供突破性的性能

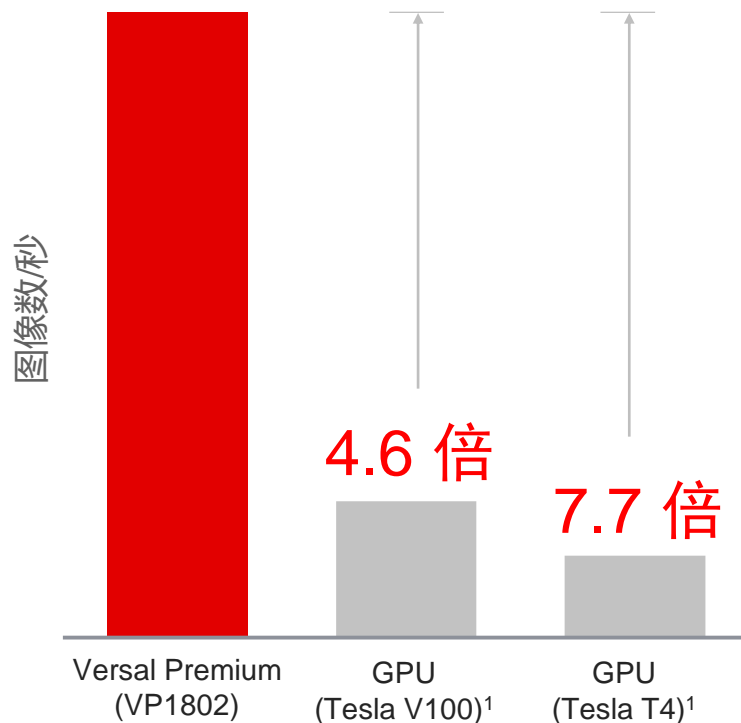
图像分类

ResNet50 (224x224)



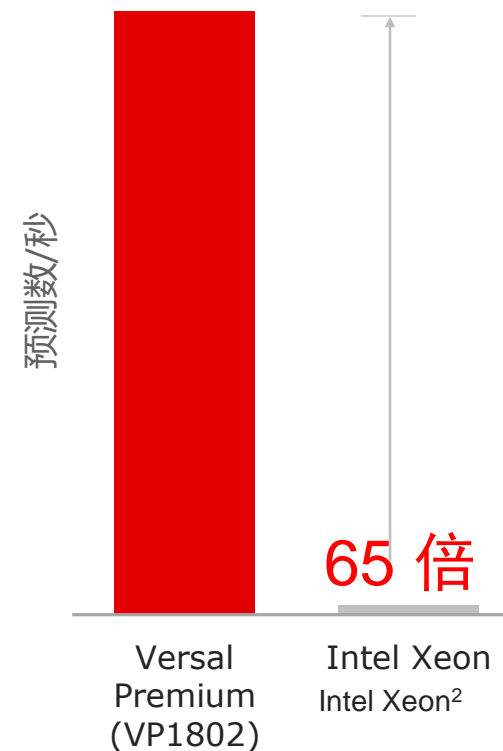
对象检测

Yolov2 (608x608)



异常检测 (AI)

随机森林算法

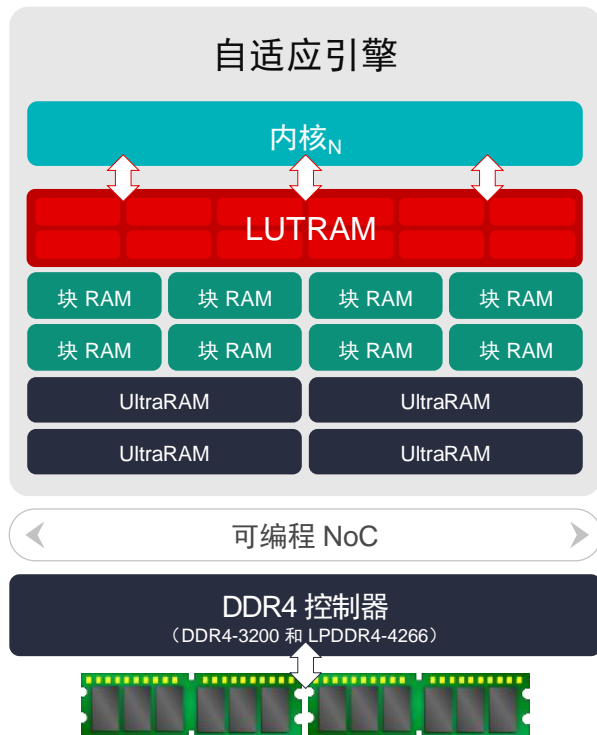


1: NVidia 数据中心深度学习产品性能, <https://developer.nvidia.com/deep-learning-performance-training-inference>

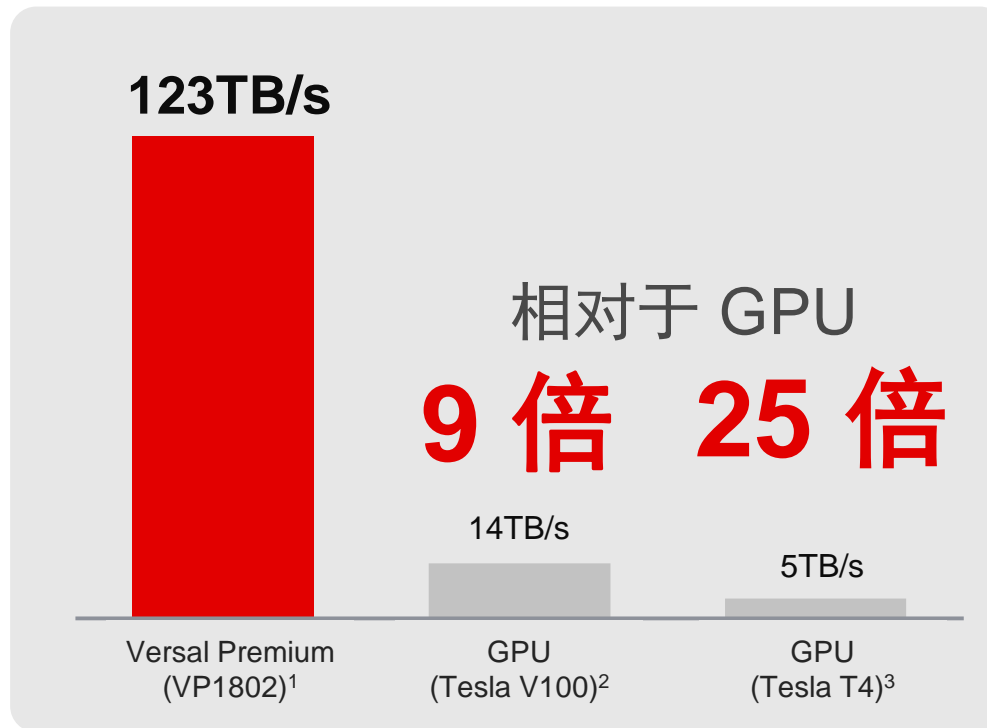
2: 赛灵思估算, 第二代 Intel Xeon 可扩展处理器 (“Cascade Lake”)

加速的关键：片上存储器带宽与容量

高达 1Gb 的紧密耦合的存储器，
改善性能、功耗和时延



片上存储器
带宽 (TB/s)



Versal™ Premium ACAP 解锁了 GPU 无法企及的性能

1: 存储器带宽假定最大型 Versal Premium 器件, 全部可用的块 RAM 和 UltraRAM 都工作在最高速率下, 72 位双端口配置

2: "Dissecting the NVidia Volta GPU Architecture via Microbenchmarking" - <https://arxiv.org/pdf/1804.06826.pdf>

3: "Dissecting the NVidia Turing T4 GPU via Microbenchmarking" - <https://arxiv.org/pdf/1903.07486.pdf>

产品组合与入门

Versal™ Premium 产品组合：可扩展用于网络和云



云



接入网/城域网

区域网/核心网

可扩展的云加速

| | | VP1102 | VP1202 | VP1402 | VP1502 | VP1552 | VP1702 | VP1802 |
|------|------------------------------|---|--------|--------|--------|--------|--------|--------|
| 引擎 | 系统逻辑单元 | 1.6M | 2.0M | 2.2M | 3.8M | 3.8M | 5.6M | 7.4M |
| | 自适应引擎: LUT | 720K | 900K | 1M | 1.7M | 1.8M | 2.5M | 3.4M |
| | 智能引擎: DSP | 1.9K | 4K | 2.7K | 7.4K | 7.4K | 11K | 14K |
| | 标量引擎 | 双核 Arm® Cortex®-A72 应用处理单元/双核 Arm Cortex-R5F 实时处理单元 | | | | | | |
| IP 核 | 带有 DMA 的 PCIe® Gen5x8 & CCIX | - | 2 | - | 2 | 2 | 2 | 2 |
| | PCIe Gen5x4 | 2 | 2 | 2 | 2 | 8 | 2 | 2 |
| | 100G 多速率以太网 MAC | 6 | 2 | 8 | 4 | 4 | 6 | 8 |
| | 600G 以太网 MAC | 4 | 1 | 6 | 3 | 1 | 5 | 7 |
| | 600G Interlaken | 2 | 0 | 3 | 1 | 0 | 2 | 3 |
| | 400G 高速加密引擎 | 3 | 1 | 4 | 2 | 2 | 3 | 4 |

1: CXL通过硬IP和软IP的组合来实现

客户现在即可着手启动相关数据

Versal Premium

立即下载文档

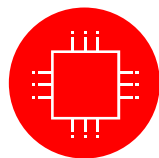
2020 年下半年开始提供工具

2021 年上半年开始芯片供货

立即开始原型设计

采用 Versal Prime 评估套件

引脚迁移至 Versal Premium



评估关键
架构
模块



系统测试
关键界面



系统设计
方法
指南

在灵活应变的平台上突破性集成功耗优化的网络硬核

3 倍带宽打造最快速、最安全的网络

- ▶ 拥有 112G PAM4 收发器的 9Tb/s 串行带宽
- ▶ 5Tb/s 集成以太网吞吐量
- ▶ 1.6Tb/s 线路速率加密

2 倍计算密度的灵活应变加速

- ▶ 为硬件加速提供最高逻辑容量与 DSP 密度
- ▶ 大规模存储器容量与带宽消除了加速瓶颈

高度集成的硬件/软件平台，提高生产力

- ▶ 为专用云连接提供集成外壳
- ▶ 采用 Vitis™ 统一软件平台和 Vivado® 设计套件解锁生产力
- ▶ 为软、硬件开发者提供完整的解决方案堆栈

基于 14nm/16nm FPGA 的带宽与计算密度比较



2021 年上半年开始芯片采样
客户能够立即开始使用



Q & A Time

谢谢大家!





我们的使命

**打造灵活应变
万物智能的世界**